

服部 慎 福富 雅彦 田中 義人
(長崎総合科学大学)

1. はじめに

VGA(Variable Gain Amplifier)は、アンプの増幅率を任意に設定できる増幅器で、現在多くの通信関連機器などで実用化されている。この研究では外部からのシリアルデータにより増幅率を制御する VGA を VDEC を通じて試作し、その評価を行った。

2. 構成

図1にVGAのブロック図を示す。VGAはシリアルデータ変換のためのシリアル・パラレルコンバータ部、増幅率設定のためのレジスタ部、アンプ部で構成されている。

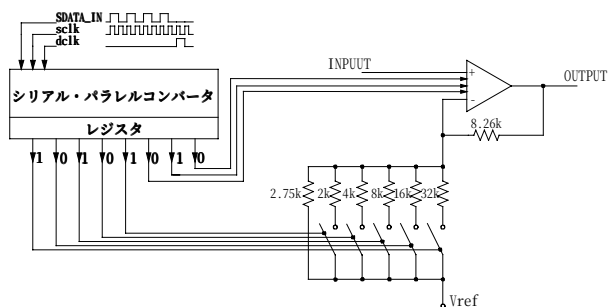


図1 VGAのブロック図

シリアルデータは8bitで構成され、5bitが増幅率設定用、アンプの位相補正容量設定に3bitが使用される。シリアル・パラレルコンバータへ入力されたデータは、パラレルデータへと変換され、レジスタへ保持される。レジスタの出力はパストランジスタに接続されており、それぞれの抵抗の接続が制御される。

図2にアンプの回路図を示す。このアンプの構成は、CMOS 2段増幅器である。信号の入力 (V_{in}) 及び電流設定 (I_{bias}) 以外に位相補正容量設定 (SWITCH CONTROL 1~3) がある。位相補正用 RC は3種類が用意されており、その組み合わせにより選択できる。これによってフェイズマージンをコントロールすることができる。

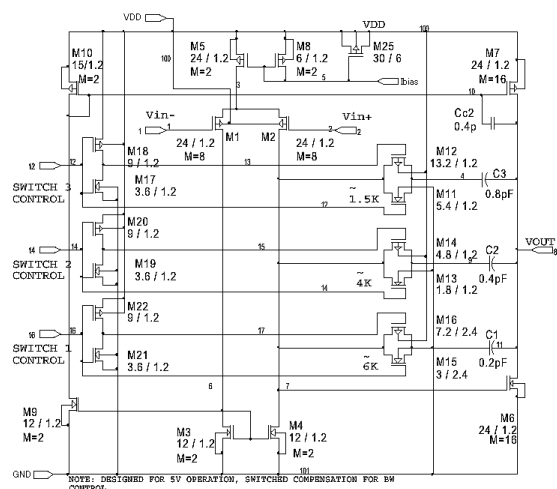


図2 アンプの回路

3. レイアウト設計

チップの試作には、ROHM 社の $0.6\mu\text{m}$ プロセスを使用して、 4.5mm 角のチップに実装した。レイアウトの設計は、Cadence 社のレイアウトエディタを用いて手作業で行った。

図3はVGAの回路のレイアウト図である。デジタル/アナログ混載のためデジタル部でのノイズがアナログ部に影響しないように十分なガードリングで分離した。VGAのレイアウト面積は約 $160 \times 10^3 \mu\text{m}^2$ になった。

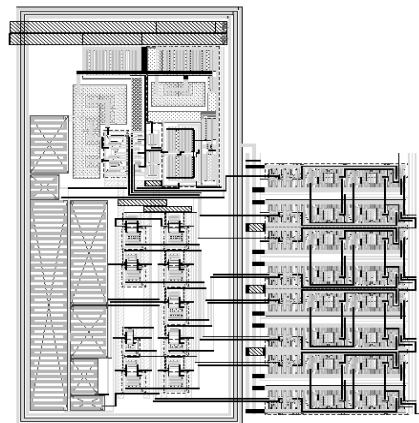


図3 VGAのレイアウト

4. 測定結果と考察

図4に測定結果を示す。この図はVGAの入出力特性を測定したものを、各倍率ごとにグラフにしたものである。増幅率が4倍、5倍、7倍、8倍においてはほぼ目標どおりの結果を得ることができたが、それ以上ではグラフのように倍率が減少した。

この原因はパストランジスタの設計にある。今回設計したVGAには、 $W=12\mu\text{m}$ 、 $L=1.2\mu\text{m}$ のp型トランジスタ、 $W=8.4\mu\text{m}$ 、 $L=1.2\mu\text{m}$ のn型トランジスタを用いて設計したパストランジスタを用いている。このパストランジスタは約 $1.23\text{k}\Omega$ の抵抗を持ち、高倍率なほど影響が大きくなることによる。

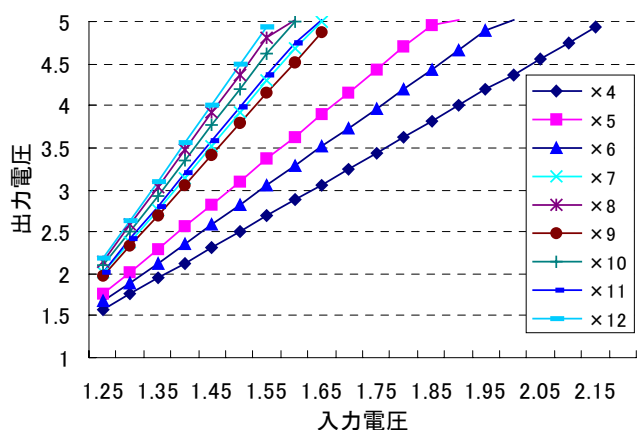


図4 測定結果のグラフ

5. まとめ

本研究ではシリアル設定可能な可変増幅器の設計と評価を行った。今回設計したVGAは4倍から8倍までであれば想定した通りの結果が得られた。もし、さらなる高倍率を得たい場合は面積を犠牲にして抵抗を大きくするか、パストランジスタを大きくしなければならぬ。

本チップ試作は東京大学大規模集積システム設計教育研究センターを通してローム(株)および凸版印刷(株)の協力で行われたものである。